

2023年經濟部智慧財產局 產業專利分析與布局競賽

團隊名稱：半導體探險隊

競賽主題：製造新科技

技術領域：B-03

競賽題目：3D Fabric智財策略:「3D矽堆疊」
與「先進封裝」技術之專利分析與研究

報告日期：中華民國112年10月16日

半導體探險隊組員名單

國立高雄科技大學 工業工程與管理系

指導教授：陳琬真博士

團隊成員：黃冠瑋、彭麟雲、吳李升

目錄

01

緒論

02

產業概況說明

03

檢索策略與過程

04

智財分析

05

布局策略

06

結論



研究背景與摩爾定律



研究流程與架構

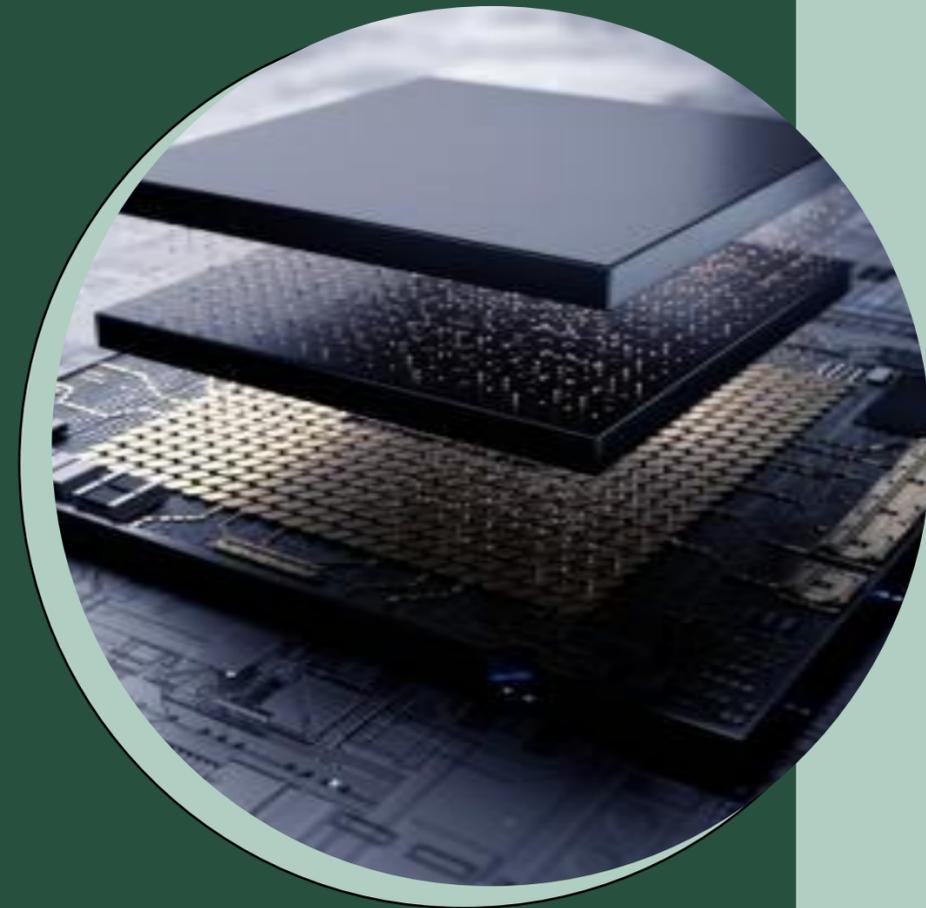
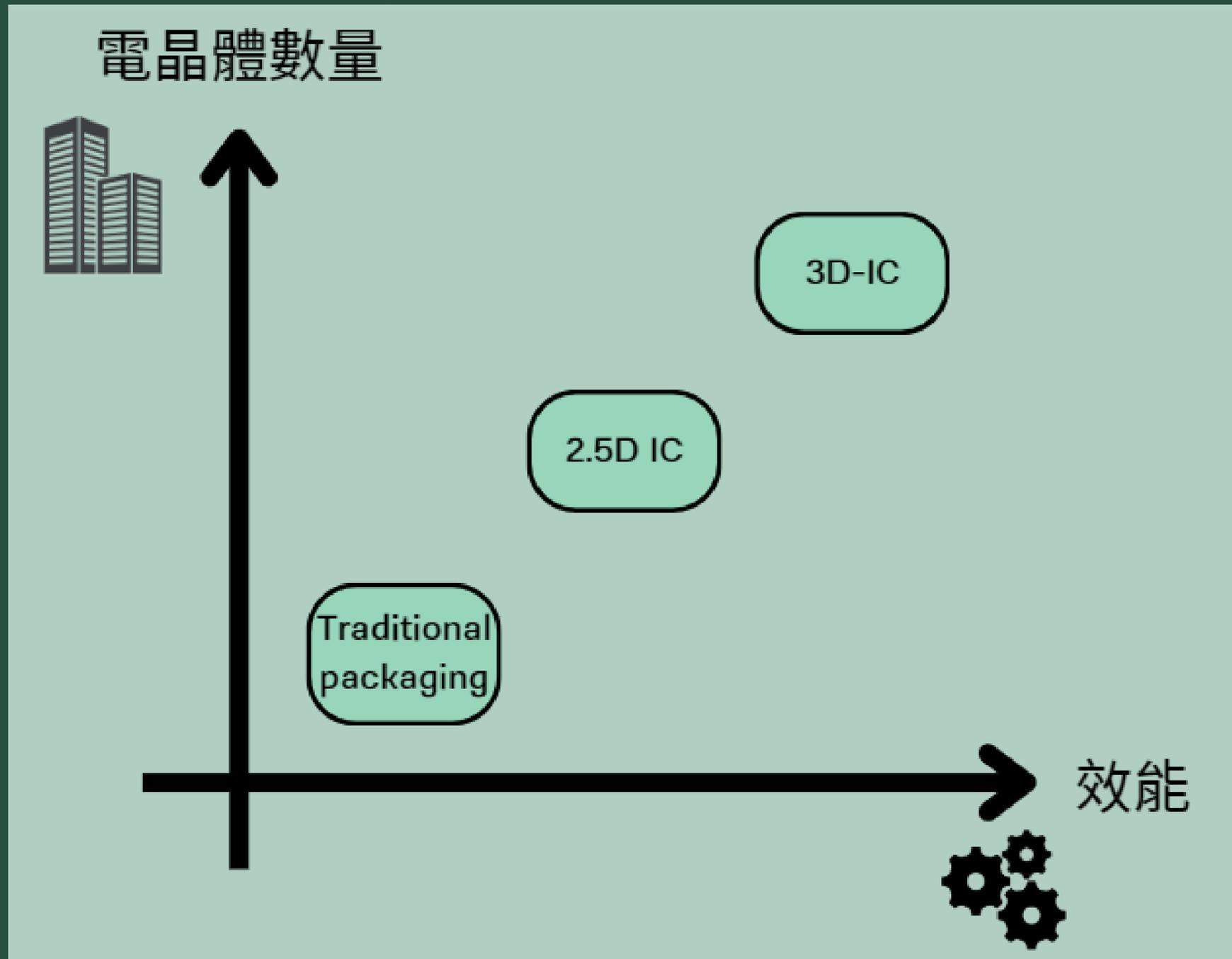
壹·緒論

研究背景

半導體如何影響生活？



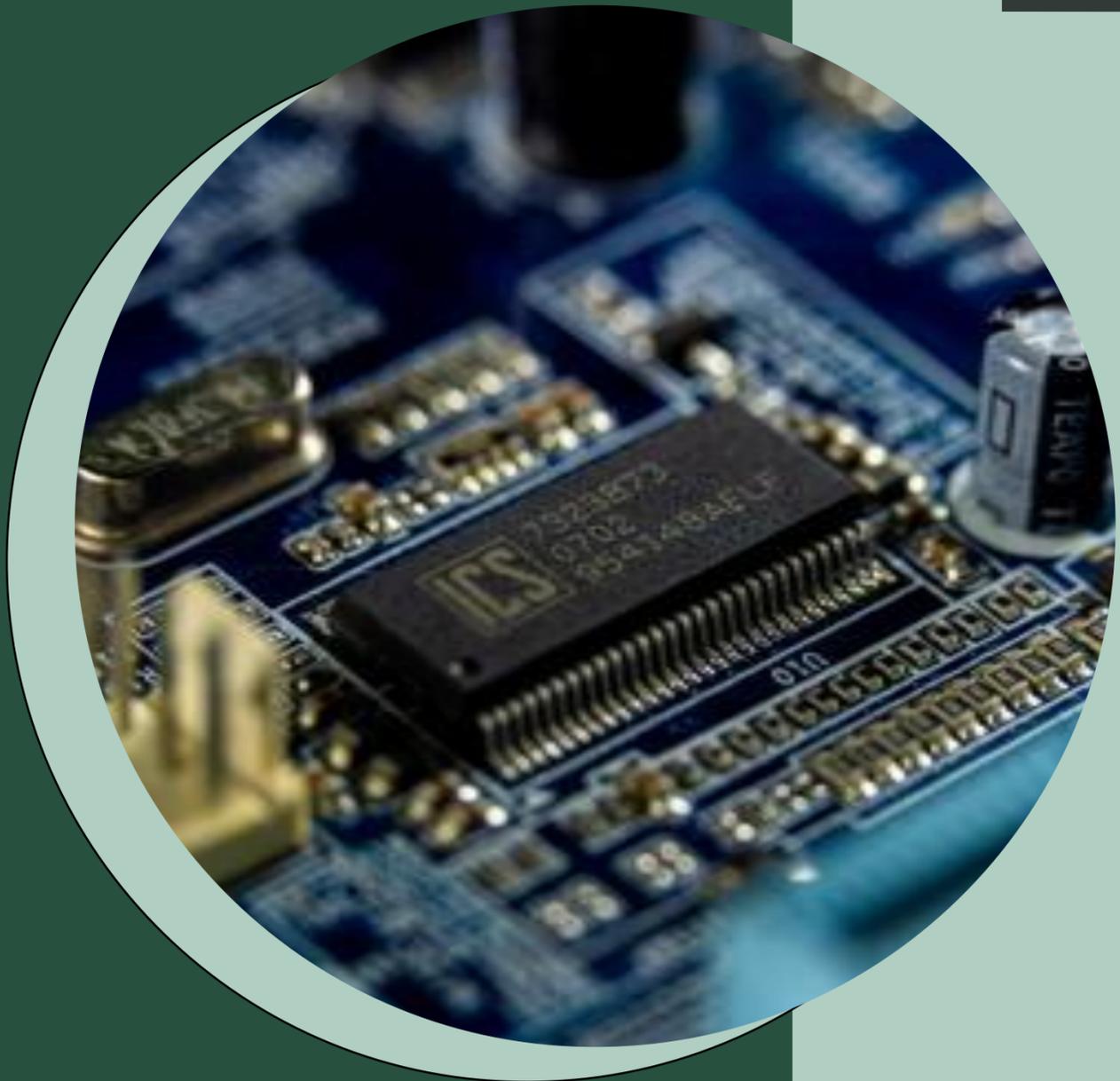
三合院；透天厝；摩天大樓



圖片來源:Samsung

摩爾定律與超摩爾定律

摩爾定律是否到達極限？



研究流程與架構

整體環境分析

產業鏈

產業生命週期

產業發展沿革

產業概況與技術介紹

封裝技術介紹

SoC、SiP、3D-IC

台積電先進封裝技術
SoIC、InFO、CoWoS

台積電先進製程、
先進封裝

台積電開放創新平台(OIP)

3D Fabric聯盟成員

專利檢索

專利分析

技術、
功效分析

產業分析與策略擬定

產業分析

國外企業
競爭力分析

國內企業
競爭力分析

SWOT分析

策略擬定

專利佈局
策略及模式



市場概況



封裝技術種類

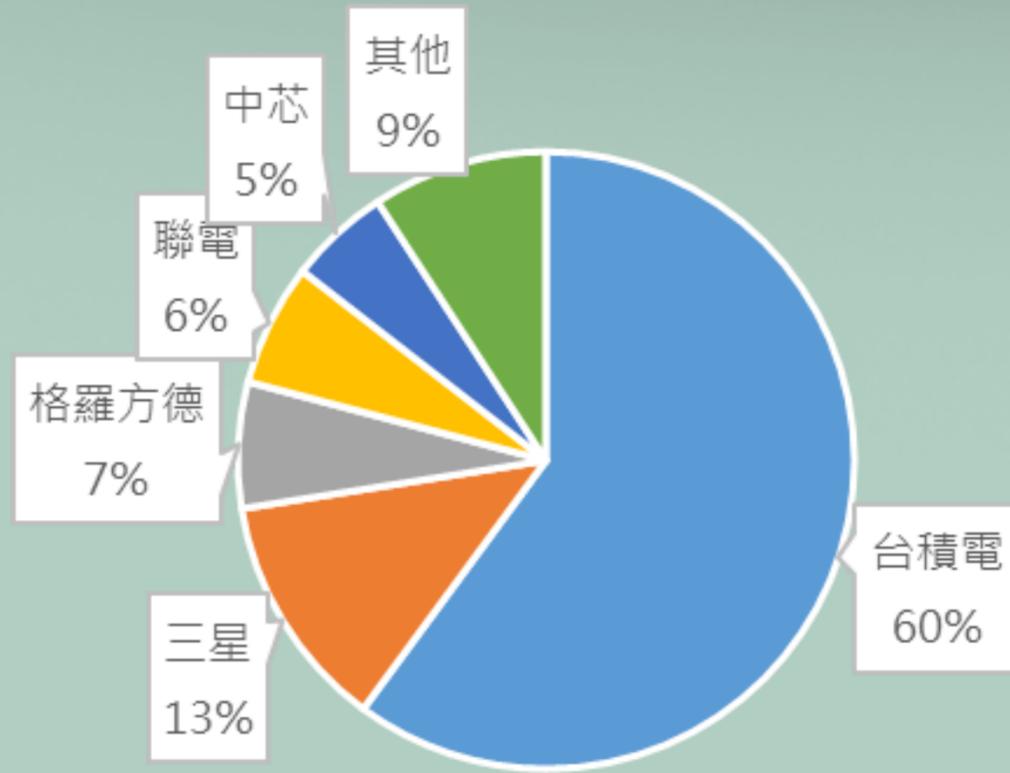


3D Fabric聯盟

貳·產業概況 說明

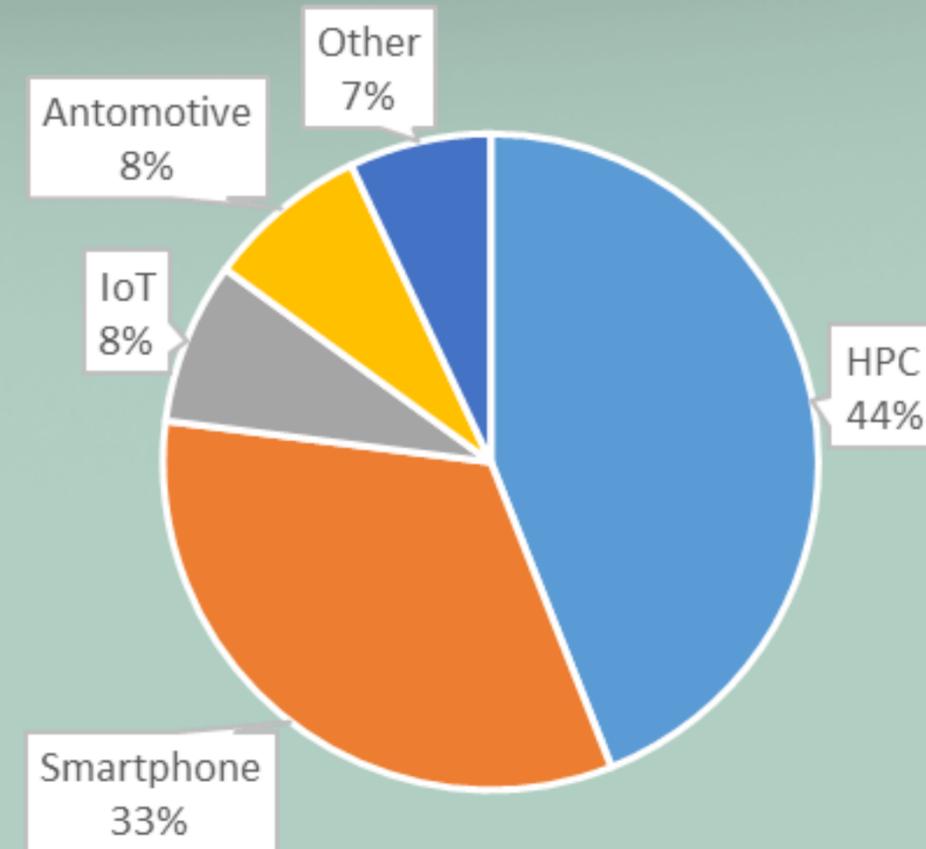
半導體產業市場現況分析

2023Q1晶圓代工營收占比



■ 台積電 ■ 三星 ■ 格羅方德 ■ 聯電 ■ 中芯 ■ 其他

台積電各平台營收占比



■ HPC ■ Smartphone ■ IoT ■ Automotive ■ Other

半導體產業封裝技術演進

01

1970S

雙列直插封裝
(Dual in-line
Package, DIP)

02

1990S

系統單晶片
(System on Chip,
SOC)

03

2000S

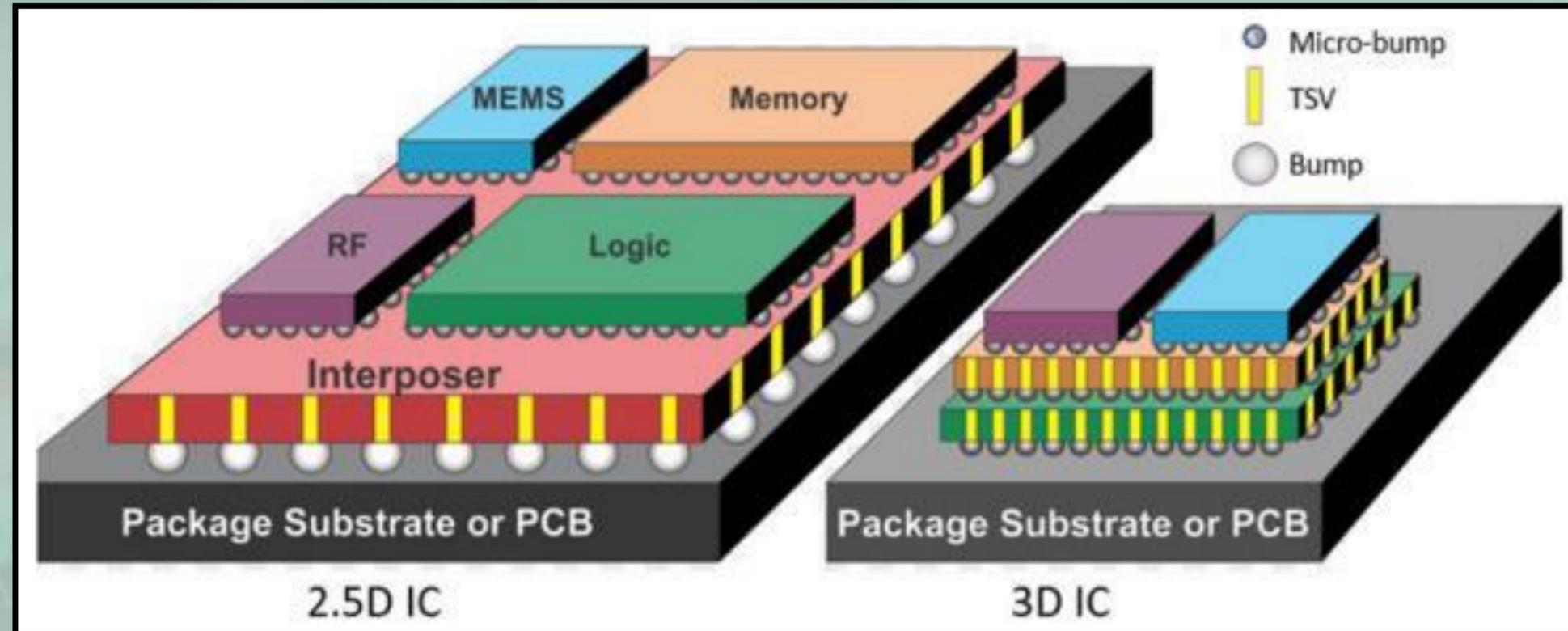
系統級封裝
(System in
Package, SIP)

04

2010S

2.5D/3D
Integrated
circuits

3D-IC技術現況



圖片來源:SIEMENS



1. 記憶體堆疊形成
高效能記憶體(HBM)
最多可達8片
2. 2.5D平行晶片封裝

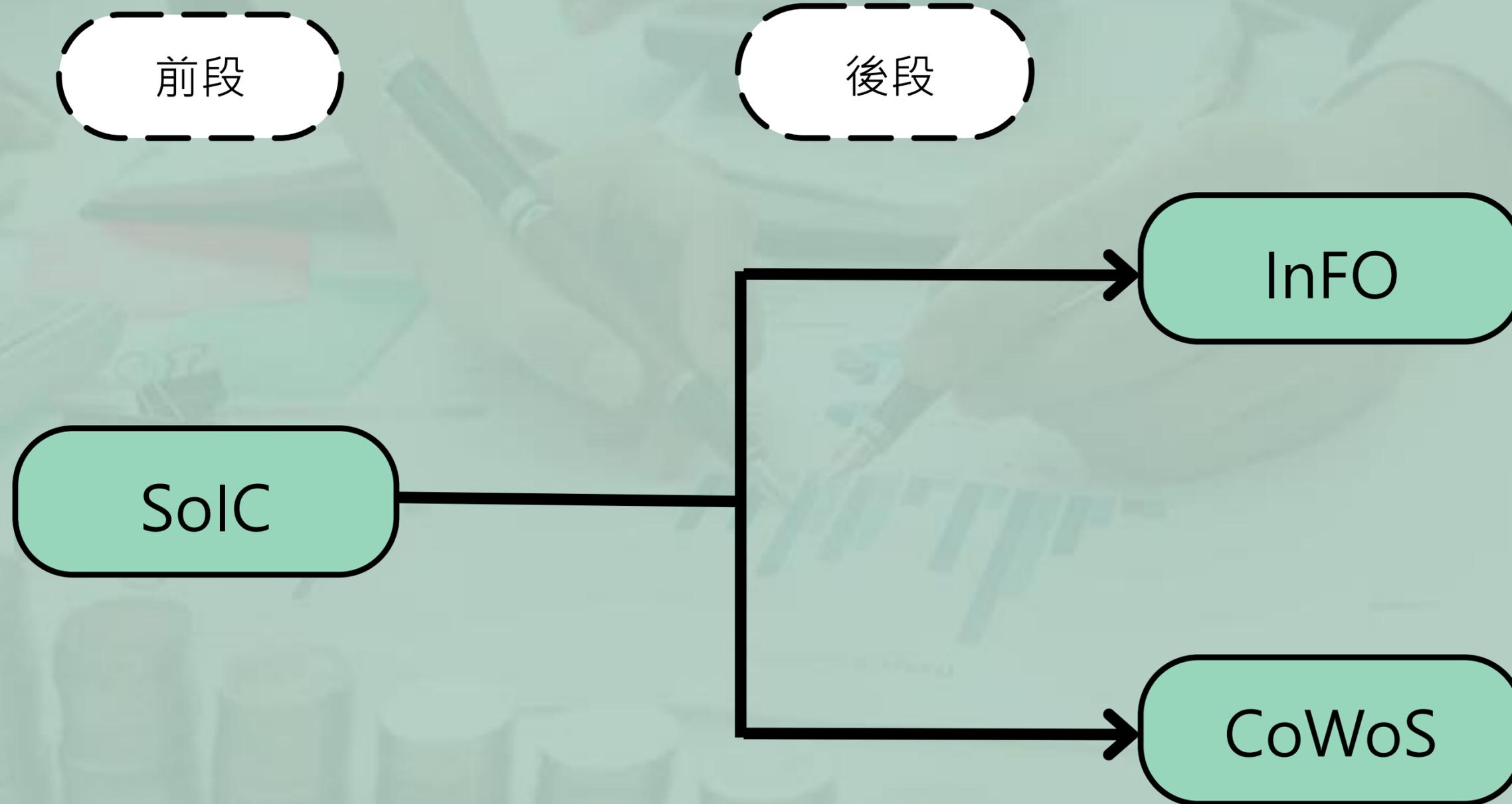


2片以上處理
器晶片堆疊
無法順利通電



處理器晶片內具相當
複雜線路，導致無法
順利進行矽穿孔技術

台積電先進封裝技術



3D Fabric聯盟

原OIP聯盟
成員

EDA(IC設計)

IP(矽智財聯盟)

DCA/VCA
(設計中心/價值中心)

新加入者

Memory

Substrate

OSAT

Testing



檢索範圍與工具



3D-IC檢索式



3DFabric技術檢索式

參·檢索策略 與過程

檢索範圍與工具

檢索工具:全球專利檢索GPSS
資料庫範圍:台灣、美國、韓國、
日本、大陸、WIPO
分類號:H01L 
期間:2010/01/01 ~ 2023/06/30

本研究將IPC分類號
限縮在H01L類，以
半導體裝置之相關
內容進行專利分析。

3D-IC檢索式

檢索式概念	完整檢索式
<p>(semiconductor AND (3D IC OR three- dimensional functional integration OR 三維積體電路 OR 3D집적 회로 OR 3차원) AND (材料 AND 晶片 AND 封裝技術) AND (AD=20100101 :20230630) AND (IC=H01L*))</p>	<p>((semiconductor AND (3D IC OR three-dimensional functional integration OR 三維積體電路 OR 3D집적 회로 OR 3차원) AND ((Micro bump OR bump OR 범프) OR (interposer OR 中介層 OR 中介片 OR 인터포저) OR (基板 OR substrate OR 기판) OR (PCB OR Printed circuit board)) AND ((晶片 OR Chip OR 칩렛 OR 芯片) OR (MEMS OR Micro electro mechanical systems OR 微機電系統) OR (記憶體 OR Memory OR 메모리 OR 內存) OR (Logic ic OR 邏輯積體電路) OR (RF OR radio frequency OR 射頻) OR (HBM OR High Bandwidth Memory OR 高頻寬記憶體 OR 고대역폭 메모리)) AND ((TSV OR 直通矽晶穿孔 OR Through Silicon Via) OR (SoC OR system on chip OR 系統單晶片 OR 시스템 온칩) OR (SiP OR system in package OR 시스템 인 패키지) OR (PoP OR package on package OR 패키지 온 패키지) OR (PiP OR package in package OR 패키지 인 패키지) OR (CoW OR chip on wafer OR 晶片堆疊) OR (WoW OR Wafer on Wafer OR 晶圓堆疊) OR (Flip Chip OR 覆晶堆疊)))) AND ID=20100101:20230630 AND (IC=H01L*) [檢索去重]</p>

檢索結果

去重後共3392件

台積電先進封裝技術檢索式

技術	完整檢索式
系統整合晶片 (SoIC)	((系統整合晶片 OR System on Integrated Chips OR <u>SoIC</u>) AND (堆疊 OR stacking OR stacked) AND (TSV OR 矽穿孔 OR Through Silicon Via)) AND (IC=H01L*) AND ID=20100101:20230630 AND (IC=H01L*) [檢索去重]
整合扇外型封裝 (<u>InFO</u>)	((Integrated Fan-Out OR <u>InFO</u> OR 整合扇外型封裝) AND (Redistribution Layer OR 板級扇出封裝) AND (package on package OR <u>PoP</u> OR 層疊式封裝) AND (<u>os</u> OR on substrate OR 基板上)) AND ID=20100101:20230720 AND (IC=H01L*) [檢索去重]
基板上晶圓上晶片封裝 (CoWoS)	((<u>CoWoS</u> OR Chip-on-Wafer-on-Substrate OR 基板上晶圓) AND (substrate OR 基板) AND(高效能記憶體 OR HBM OR High Bandwidth Memory) AND ((chip on wafer OR COW OR 晶片堆疊) OR (wafer on wafer OR 晶圓堆疊 OR WOW)) AND (SoC OR system on chip OR 系統單晶片)) AND ID=2010:20230630 AND (IC=H01L*) [檢索去重]



技術生命週期



檢全率、檢準率



全球十大申請人



3DFabric 專利分析



技術功效矩陣

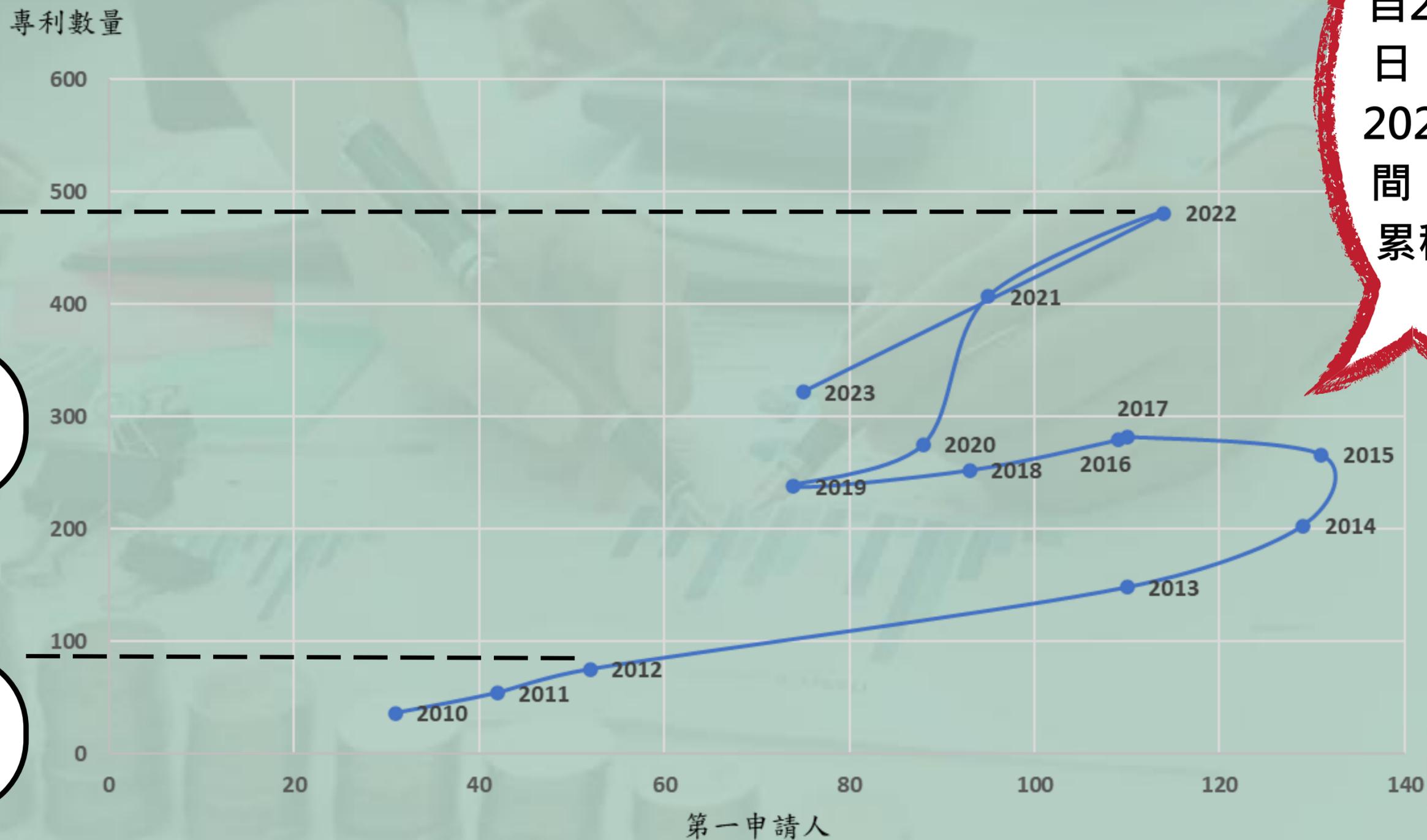
肆·智財分析

3D-IC技術生命週期分析

本研究資料擷取自2023年6月30日，但我們發現2023僅半年的時間，專利數量已累積至322件。

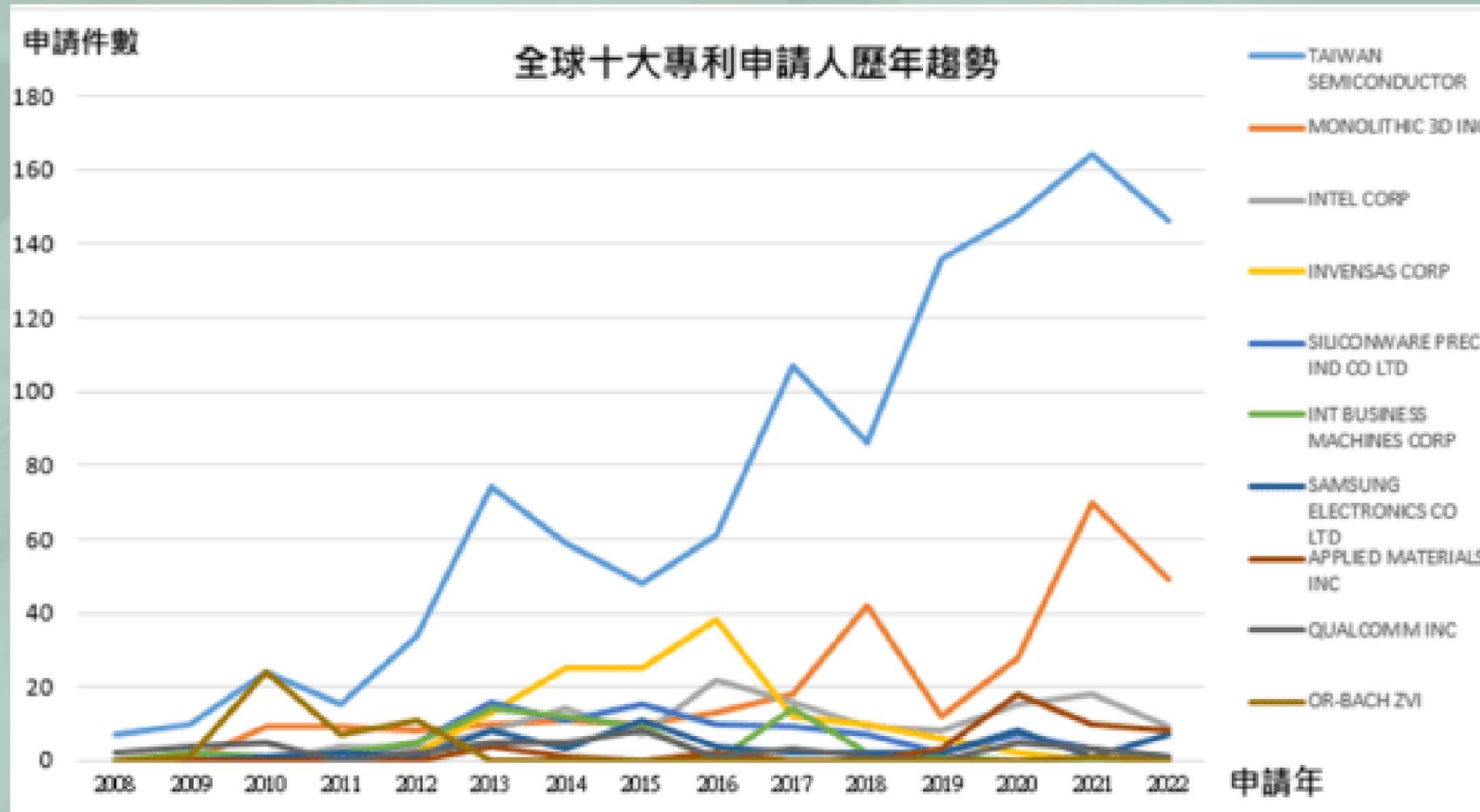
成長期

萌芽期



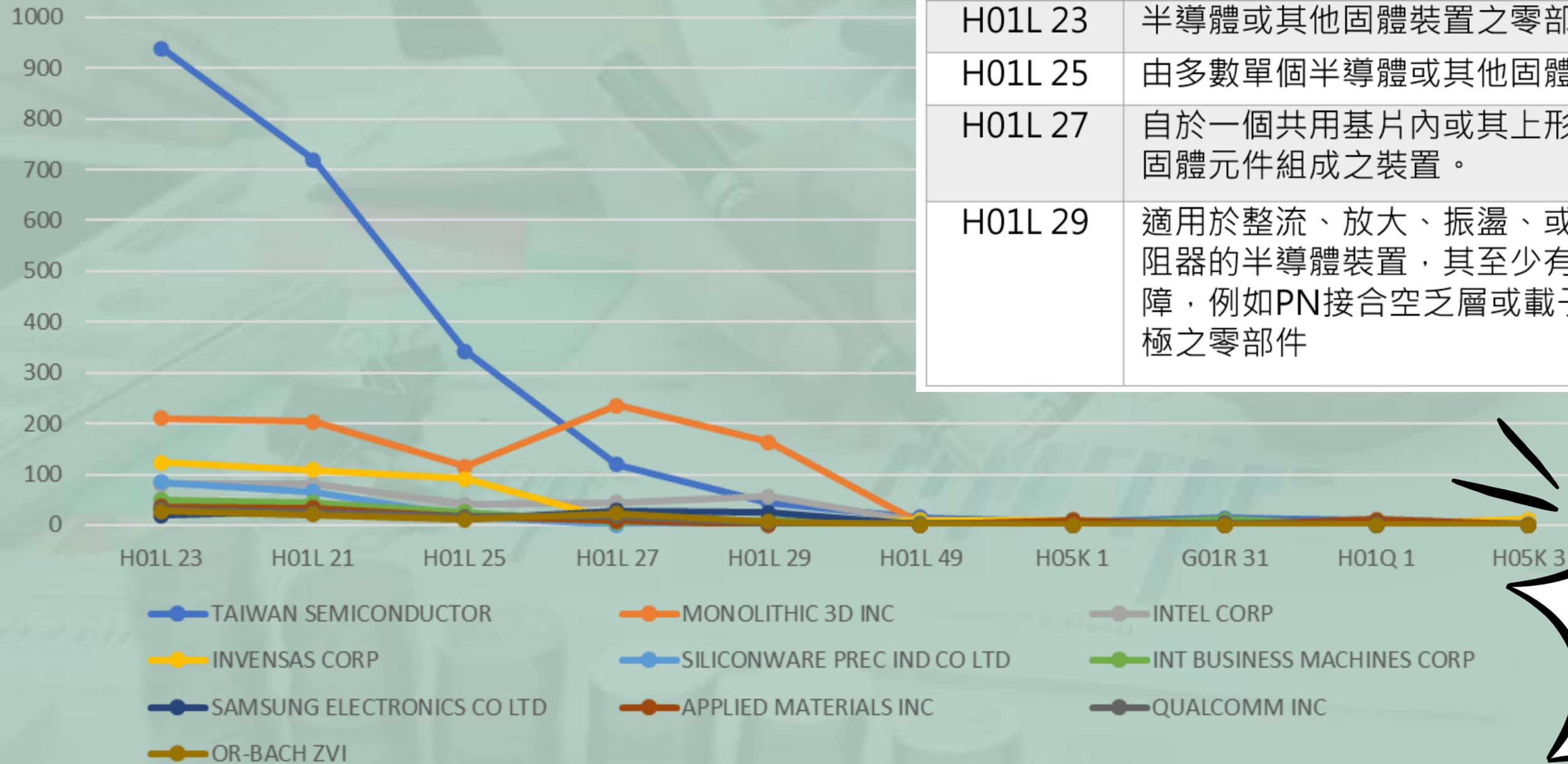
全球十大申請人

台積電在3DIC相關專利數都位於首位，由此可知強大的技術下須有足夠的專利數支撐。



排名	第一申請人	數量	國別
1	TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY	1129	台灣
2	MONOLITHIC 3D INC	297	美國
3	INTEL CORP	133	美國
4	INVENSAS CORP	133	美國
5	SILICONWARE PREC IND CO LTD	87	台灣
6	INT BUSINESS MACHINES CORP	62	美國
7	SAMSUNG ELECTRONICS CO LTD	53	韓國
8	APPLIED MATERIALS INC	46	美國
9	QUALCOMM INC	45	美國
10	OR-BACH ZVI	44	美國

十大申請人及四階IPC分析



H01L 21	適用於製造或處理半導體或固體裝置或部件之方法或設備。
H01L 23	半導體或其他固體裝置之零部件。
H01L 25	由多數單個半導體或其他固體裝置組成之組裝件。
H01L 27	自於一個共用基片內或其上形成的多個半導體或其他固體元件組成之裝置。
H01L 29	適用於整流、放大、振盪、或切換，或電容器，或電阻器的半導體裝置，其至少有一個電位能障或表面能障，例如PN接合空乏層或載子集聚層；半導體或其電極之零部件

由此圖可知台積電除了H01L 27及29外，在其他主要項目中都勝於其他公司。

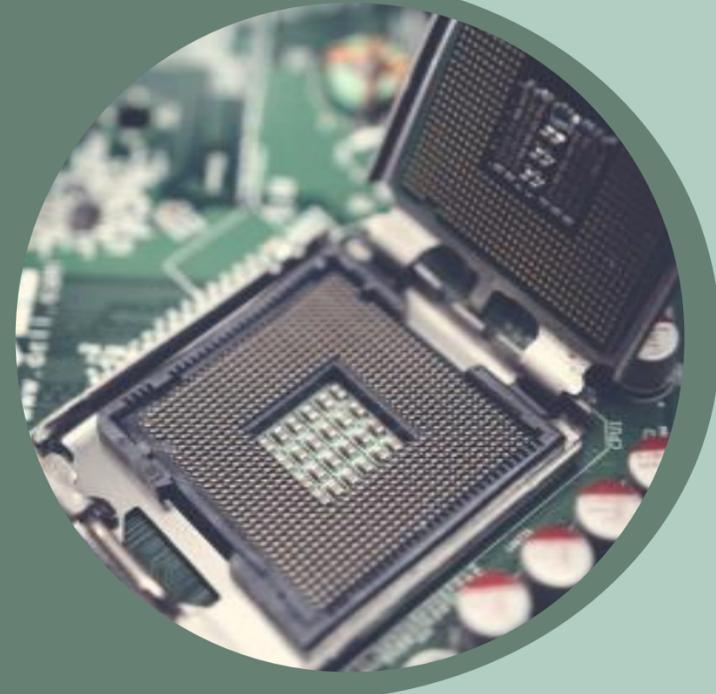
十大申請人及四階IPC分析

H05屬半導體非
電氣裝置，H05K
屬印刷電路。

	H01L 23	H01L 21	H01L 25	H01L 27	H01L 29	H01L 49	H05K 1	G01R 31	H01Q 1	H05K 3
TAIWAN SEMICONDUCTOR	938	719	343	120	44	15	6	14	8	4
MONOLITHIC 3D INC	210	203	116	236	163	3	0	0	0	0
INTEL CORP	81	81	40	45	56	7	1	0	1	1
INVENSAS CORP	123	109	92	8	3	10	9	0	0	11
SILICONWARE PREC IND CO LTD	85	66	16	1	3	0	5	1	0	3
INT BUSINESS MACHINES CORP	50	44	26	6	9	5	0	11	0	0
SAMSUNG ELECTRONICS CO LTD	19	27	12	29	25	1	1	0	0	0
APPLIED MATERIALS INC	37	34	16	9	0	0	10	0	11	0
QUALCOMM INC	31	24	17	18	5	3	1	4	2	1
OR-BACH ZVI	27	21	11	23	7	0	0	0	0	0

封裝技術

- TSV
- SoC
- SiP
- 晶片堆疊
- 晶圓堆疊

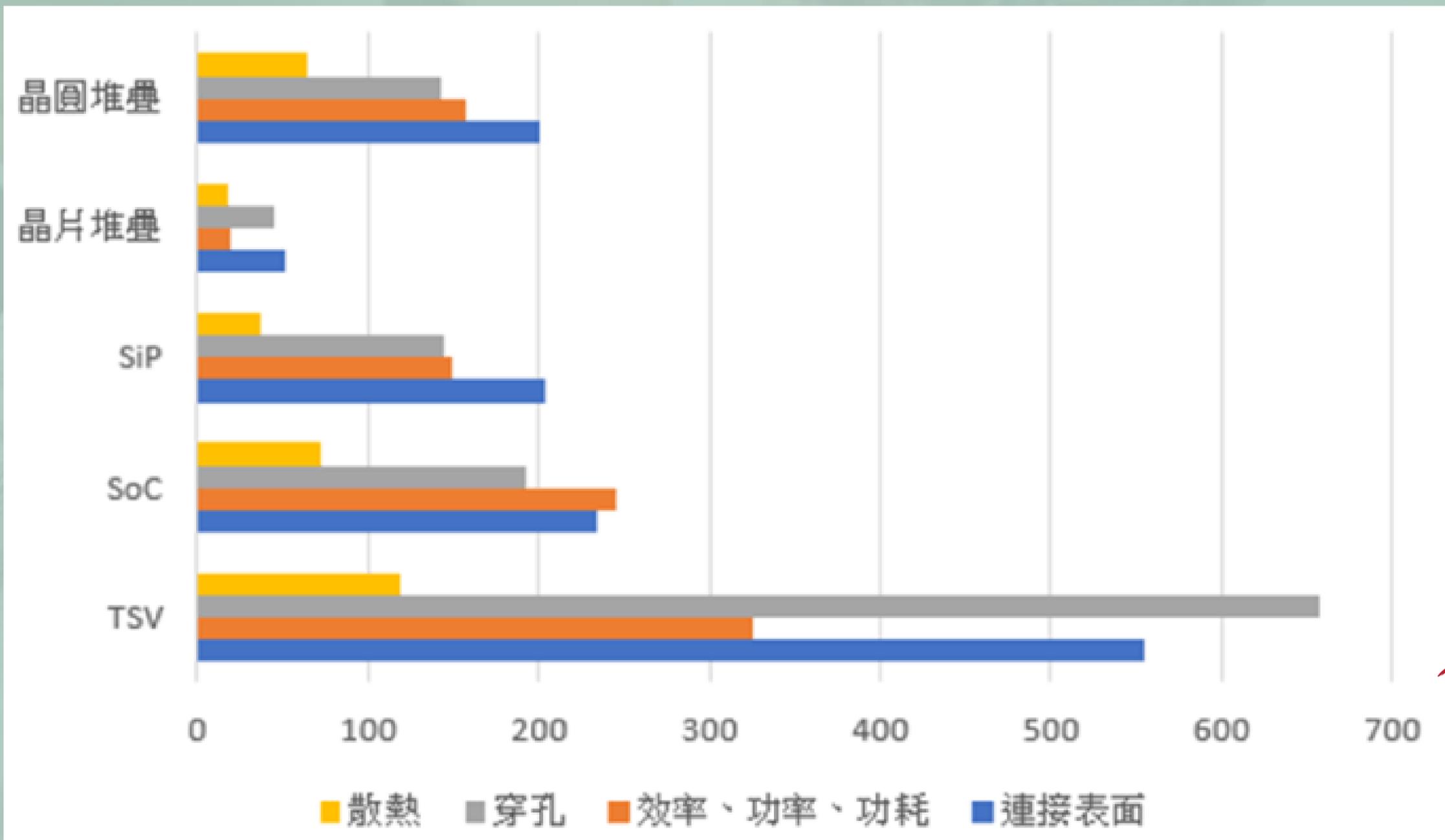


半導體封裝 技術功效矩陣

功效

- 連接表面
- 效率、功率、功耗
- 穿孔
- 散熱

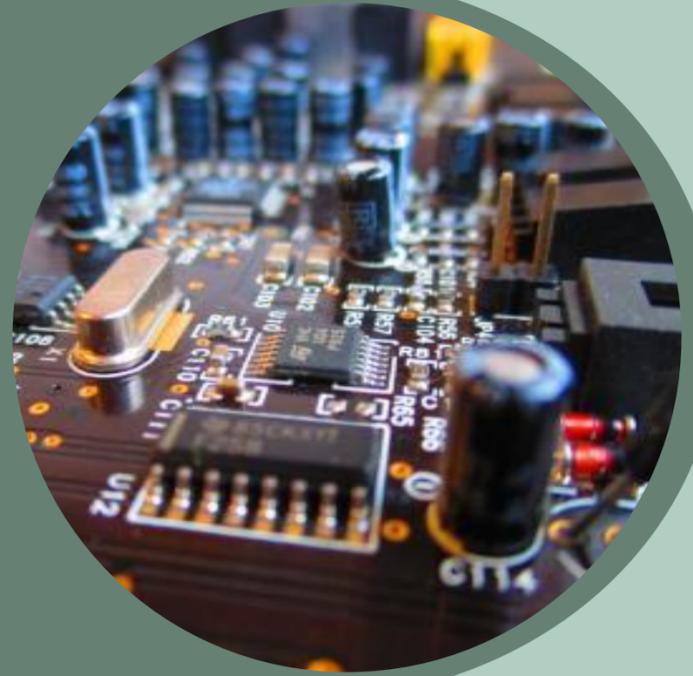
晶片技術



由此圖可知，TSV是3D-IC的必備技術，在晶片上鑽孔，讓電流能順利通過。

半導體材料

- Bump
- 中介層
- 印刷電路板

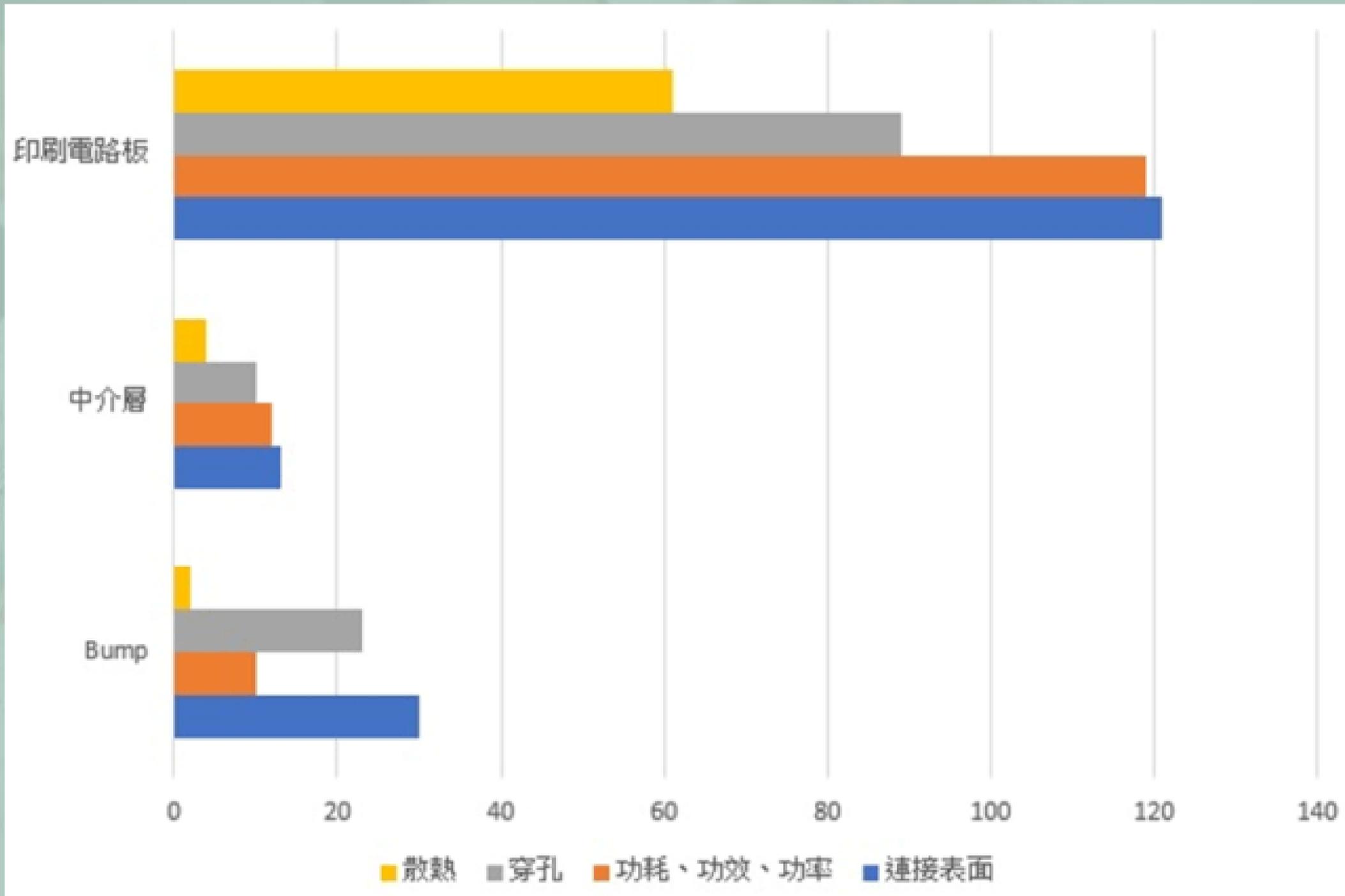


半導體材料 技術功效矩陣

功效

- 連接表面
- 效率、功率、功耗
- 穿孔
- 散熱

封裝材料



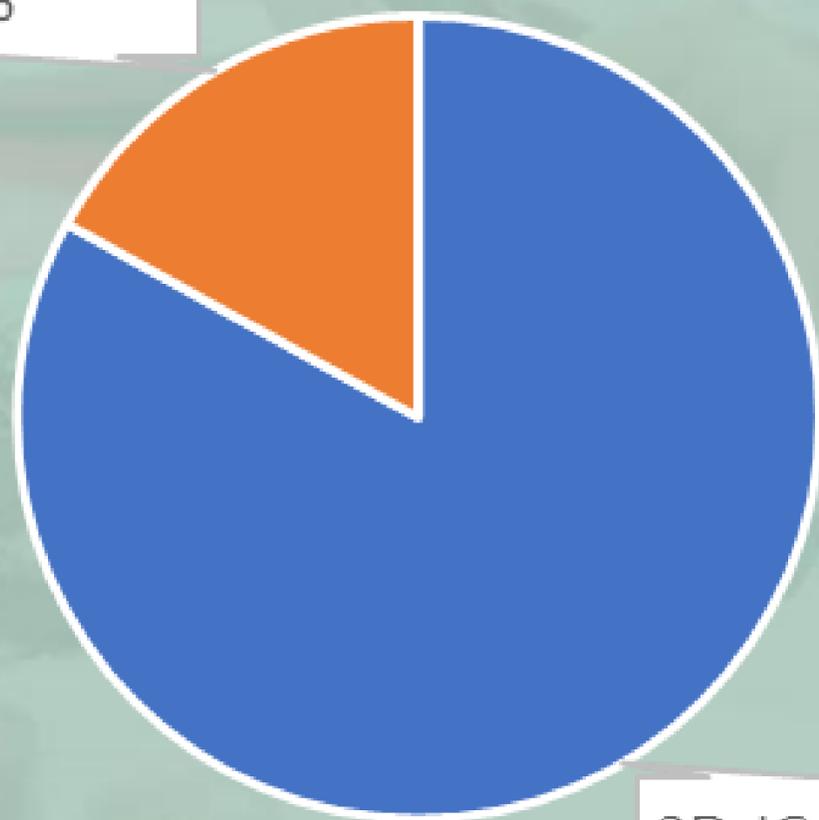
由此圖可知印刷電路板為封裝技術極為重要之材料，目前中介層(矽中介板)的使用率也正在提高。

檢準率、檢全率

檢準率

非3D-IC相關技術

17%



3D-IC相關技術

83%

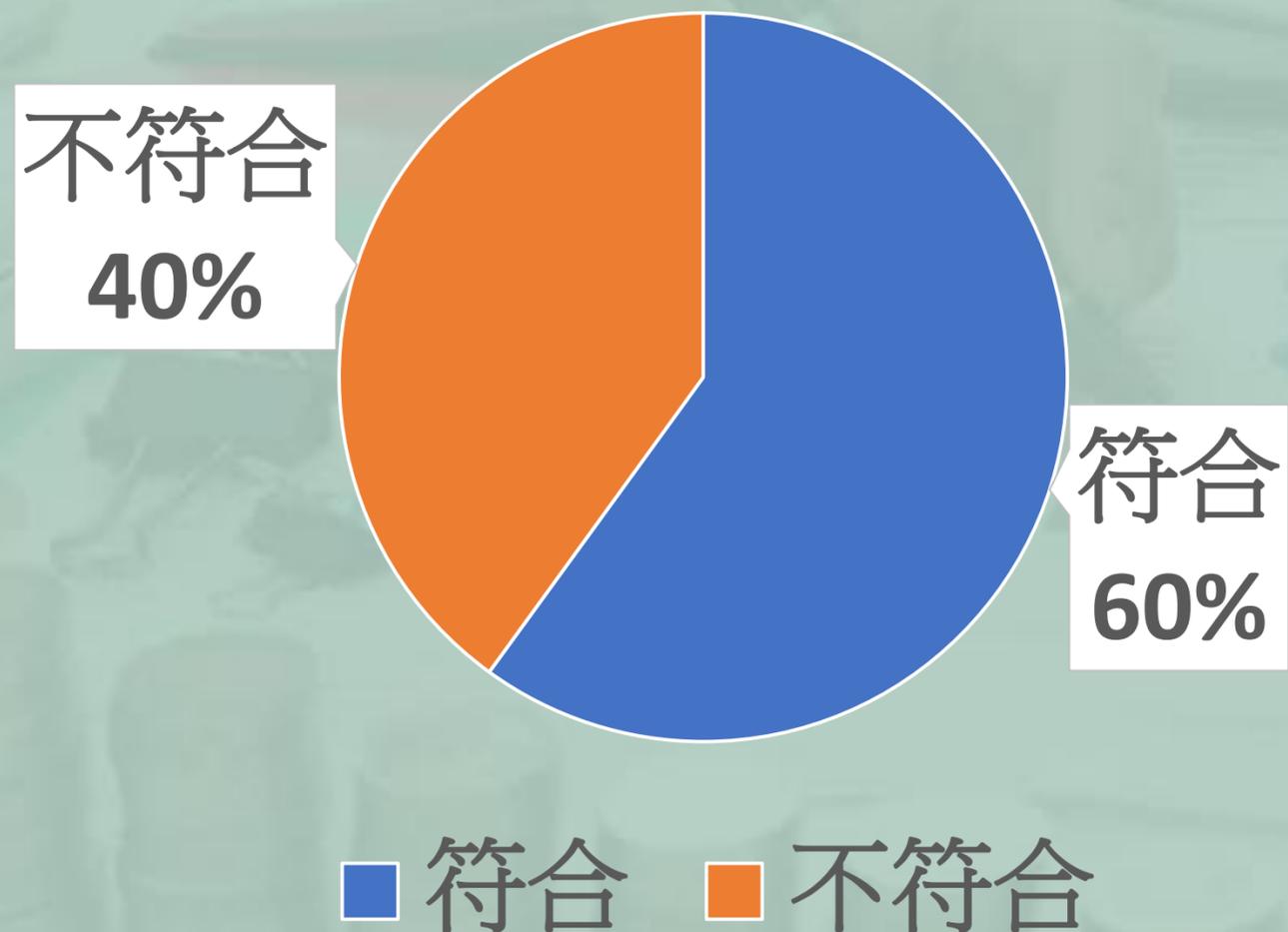
■ 3D-IC相關技術

■ 非3D-IC相關技術

本研究先將專利池
3392件專利進行編號
，並抽取出不重複之
35件專利案做為樣本
，共有29件符合。

檢準率、檢全率

檢全率



台積電共申請855件。
接著本研究抽取35
個樣本，人工篩選
出，共21項符合
3D-IC相關專利。

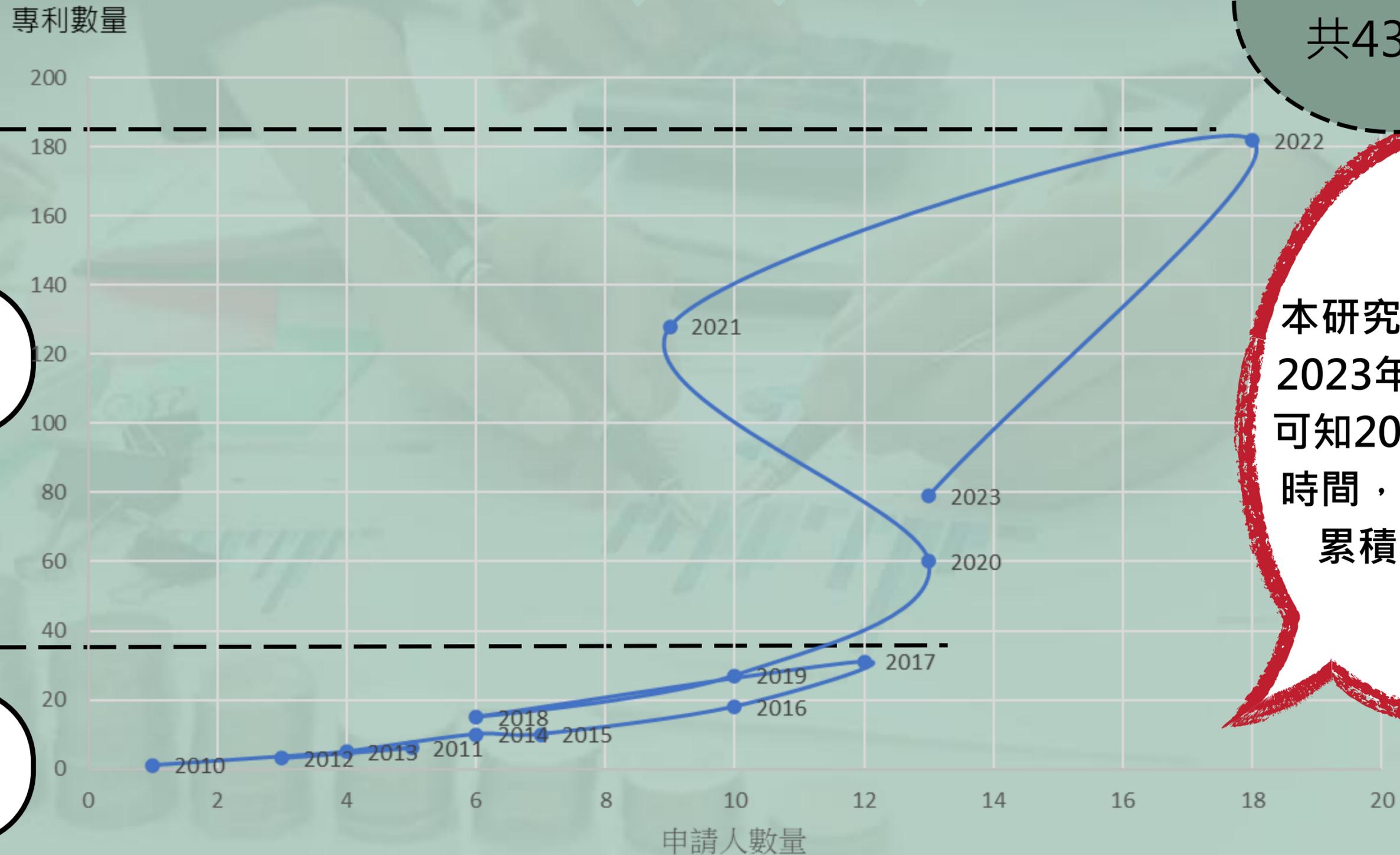
檢全日2023年8月20日
到2023年9月20日

SoIC技術生命週期分析

去重後資料
共433筆

成長期

萌芽期



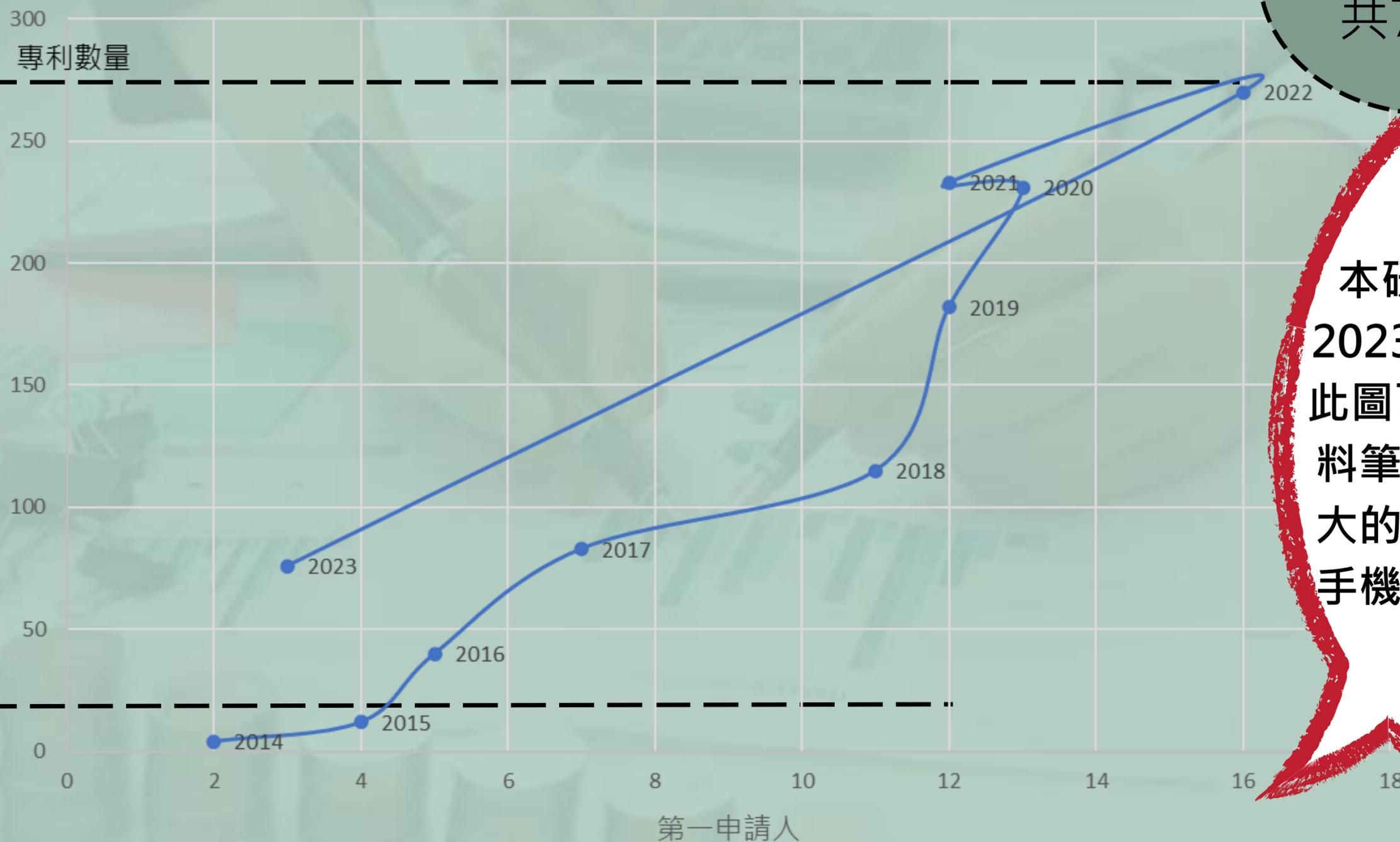
本研究資料擷取自
2023年6月30日，
可知2023僅半年的
時間，專利數量已
累積至80件。

InFO技術生命週期分析

去重後資料
共776筆

成長期

萌芽期



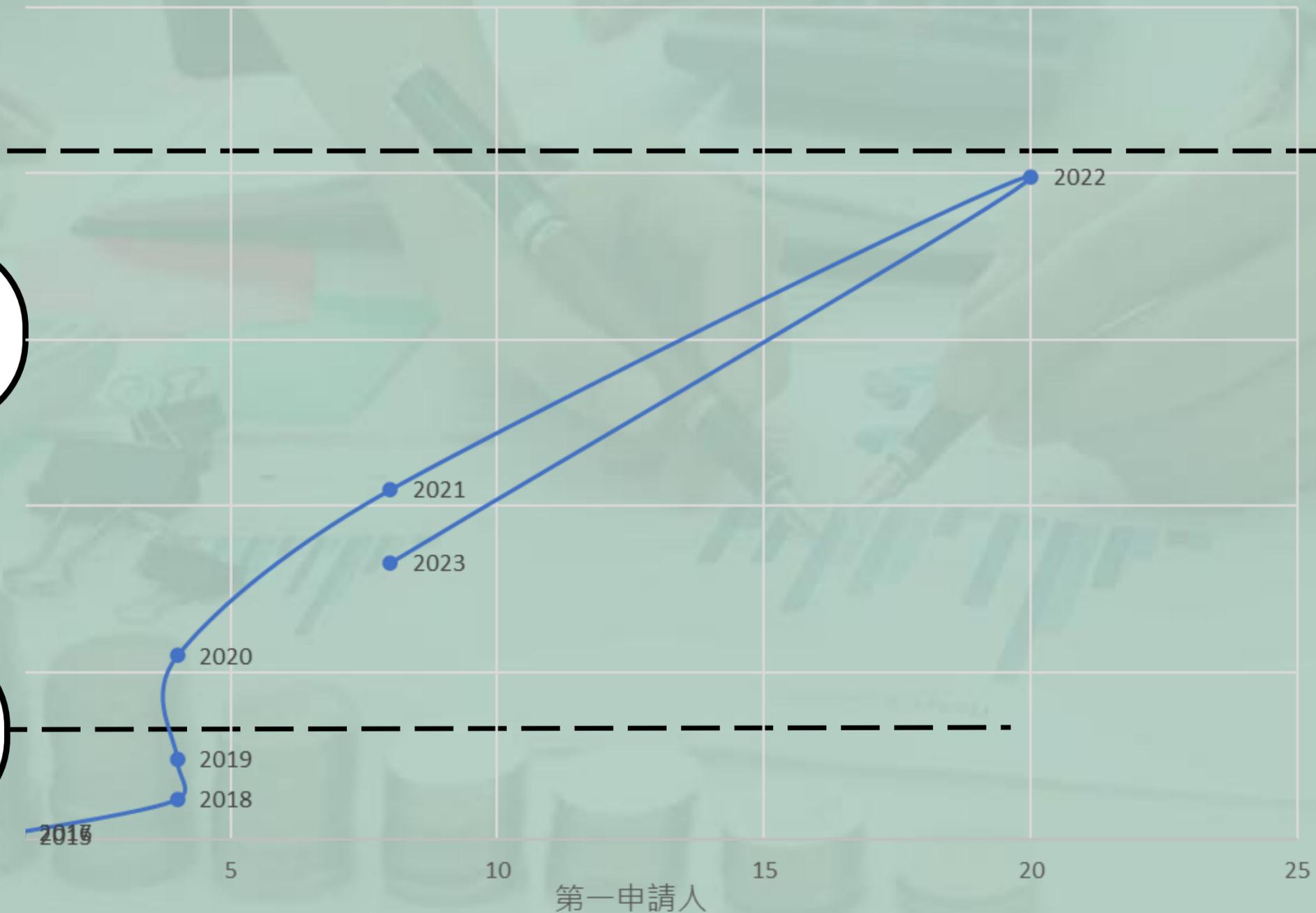
本研究資料擷取自
2023年6月30日，由
此圖可知自2016年資
料筆數急遽攀升，很
大的原因是和智慧型
手機開始發展有關。

CoWoS技術生命週期分析

去重後資料
共353筆

成長期

萌芽期



由此圖可知自2020年資料筆數急遽攀升，當3D處理器晶片堆疊實行有難度時，開始轉向2.5D發展。



3D Fabric
專利佈局



國內外企業
競爭力分析



我國產業
突破方向



SWOT分析

伍·布局策略

3D Fabric專利佈局

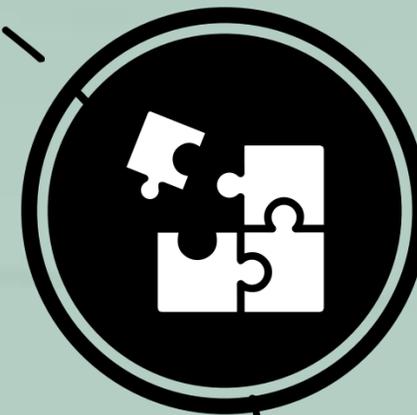
策略式專利

- 研發先進封裝技術
- 設立高技術門檻
- 投入高額發明成本



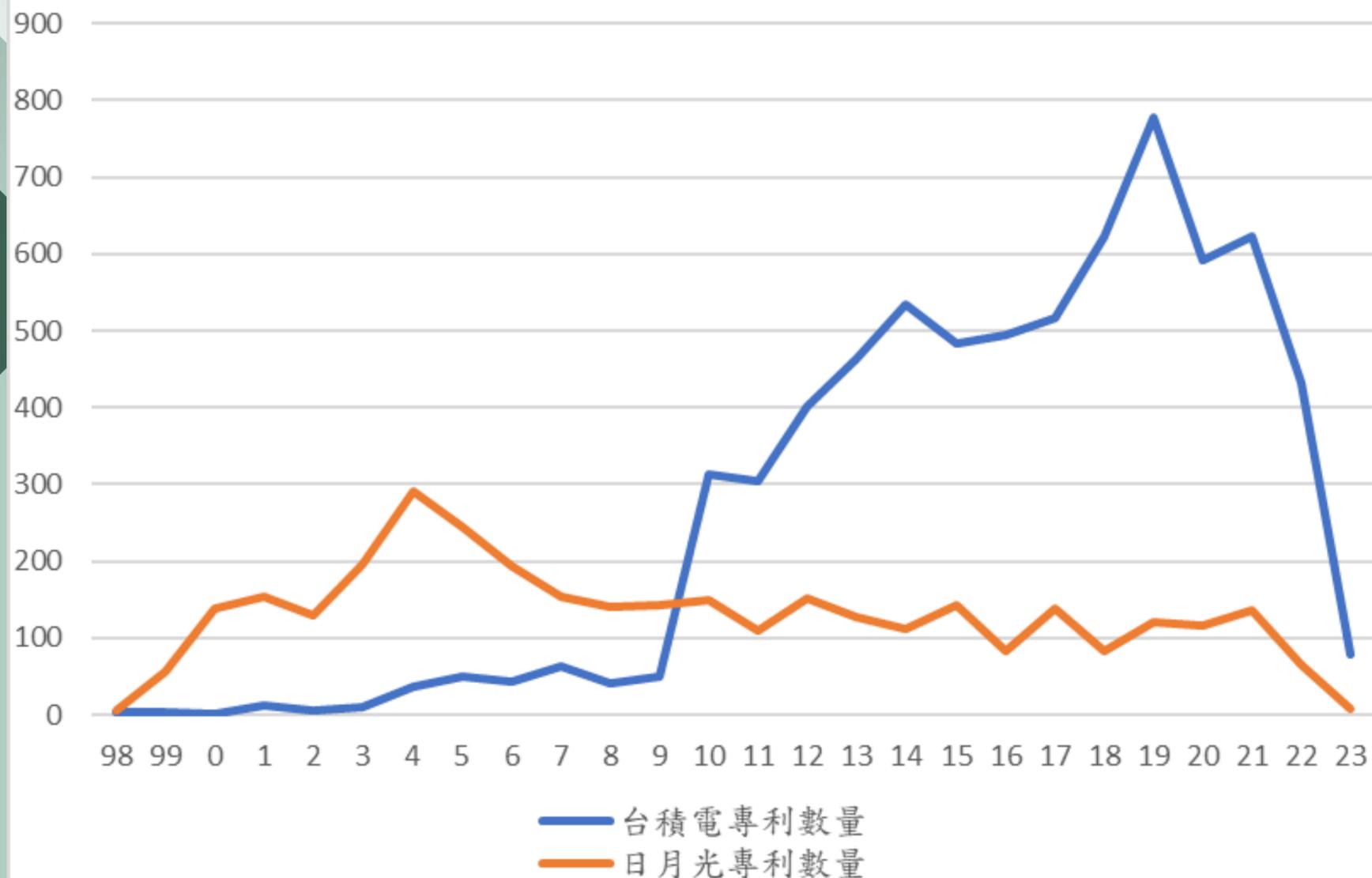
圍繞式專利

- 中小企業適用
- 創新性較低之專利
- 包圍競爭對手的核心專利



國內企業競爭力分析

台積電與日月光封裝技術專利申請趨勢折線圖



競合關係

合作關係:

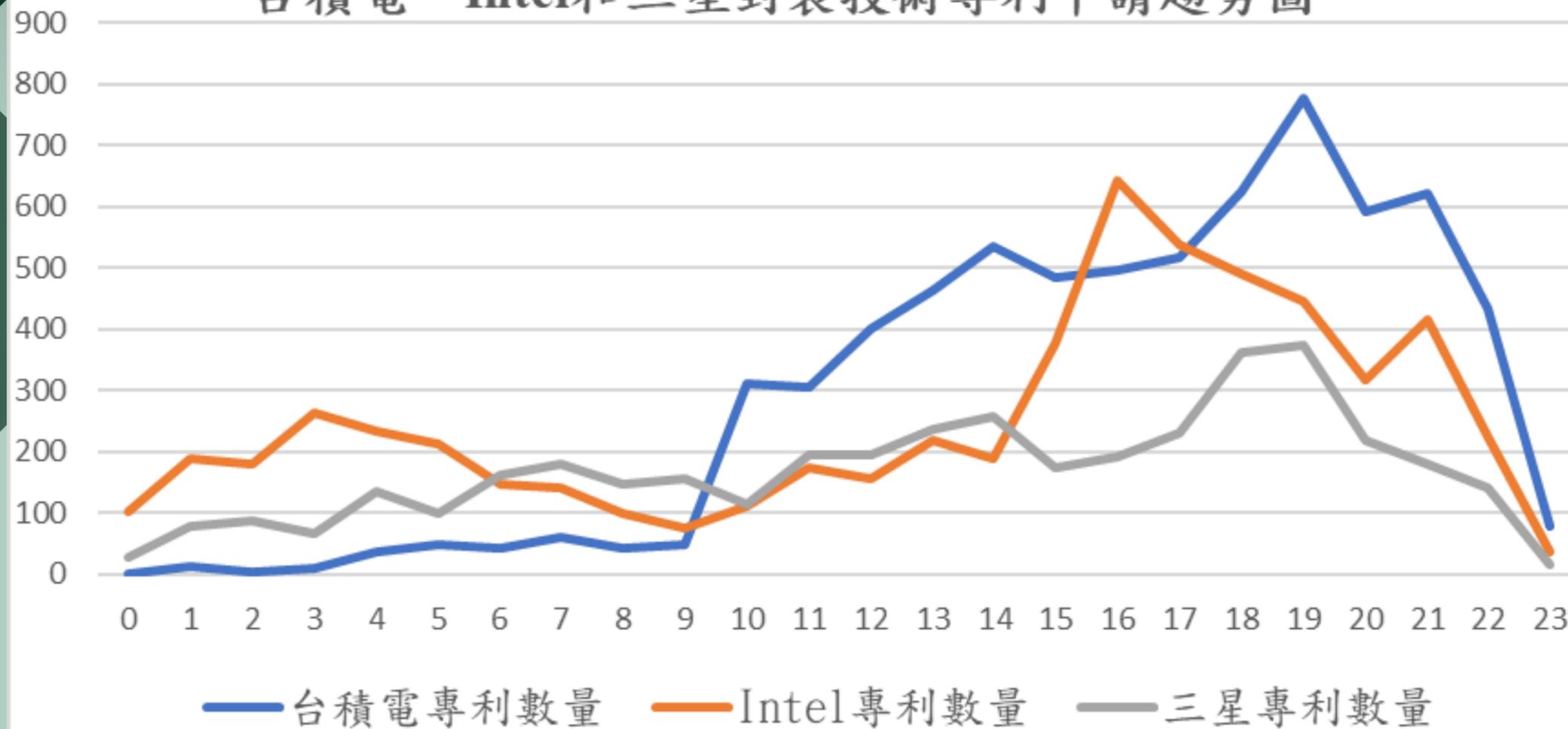
台積電、日月光為3D Fabric聯盟成員；委任台積電先進封裝訂單，共創價值。

競爭關係:

先進封裝技術上的研發及比拚。

國外企業競爭力分析

台積電、Intel和三星封裝技術專利申請趨勢圖



競合關係

合作關係:

台積電、三星為3D Fabric聯盟成員；三星的優勢為記憶體。

競爭關係:

晶圓代工、先進封裝技術仍屬未來趨勢，誰能掌握3D晶片堆疊技術是關鍵。

我國產業突破方向

經濟層面

現況

- 由台積電第二季營收占比知HPC(44%)、Smartphone(33%)近八成
- IoT、電動車等新興市場崛起

建議

- 除了台灣自身的市場，也應放眼國際上規模較大的經濟體
- 搶占新興市場機會，以現有技術優勢拉攏企業加入策略聯盟

技術層面

現況

- 從營收來看，5nm製程已超越7nm製程
- 以InFO及CoWoS技術獲取大量訂單
- 產業整合度高，上、中、下游關係密切，並成立產業聯盟

建議

- 找尋解決晶片無法堆疊的方式，以搶佔將來晶片堆疊市場
- 建立產學合作，培養未來半導體領域人才

我國半導體產業SWOT分析與策略

內部分析	優勢(S)	劣勢(W)
	<ol style="list-style-type: none"> 1. 晶圓代工技術領先 2. 3D Fabric聯盟成立，一條龍生產服務 3. 完善的半導體產業結構 	<ol style="list-style-type: none"> 1. 台灣IC設計公司多為中小企業，訂單仰賴國外廠商 2. 半導體產業人才斷層
外部分析	機會(O)	威脅(T)
	<ol style="list-style-type: none"> 1. 高效能運算、技術需求與日俱增 2. IC設計產業發展潛力 	<ol style="list-style-type: none"> 1. 同類型競爭者，虎視眈眈 2. 避免外商高薪挖角人才，以增進企業向心力
	SO-增長性策略	WO-扭轉性策略
	<ol style="list-style-type: none"> 1. 吸引外資投入 2. 研發新興技術 3. 持續申請相關技術專利 	<ol style="list-style-type: none"> 1. 提升IC設計技術 2. 進行人才培養 3. 相關法律制定
	ST-多元化策略	WT-預防性策略
	<ol style="list-style-type: none"> 1. 專利布局策略 2. 提升技術品質 	<ol style="list-style-type: none"> 1. 政府補助發展津貼，防止人才外流 2. 完善基層教育，提倡相關領域知識

陸·結論



發展趨勢：

1. 3D晶片堆疊為關鍵技術
2. HPC, IoT, 電動車, 為未來趨勢



台灣現況：

1. 台灣擁有世界一流的製程技術
2. 3D Fabric聯盟，提供顧客「一條龍」服務解決方案
3. 半導體人才斷層，缺乏完善培育計畫



佈局建議：

1. 台積電以3D Fabric技術進行專利布局，建立高技術門檻
2. 日月光需進行專利布局，穩固第一封測廠地位
3. 3D Fabric聯盟成員共同合作，取得新興市場商機



Q & A